

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **03133169 A**

(43) Date of publication of application: **06.06.91**

(51) Int. Cl. **H01L 27/04**

(21) Application number: **01272244**

(22) Date of filing: **18.10.89**

(71) Applicant: **SHARP CORP**

(72) Inventor: **HASEGAWA TAKAO**

(54) **INTERDIGITAL CAPACITOR**

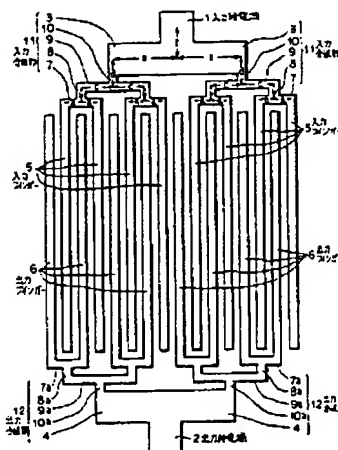
(57) Abstract:

PURPOSE: To prevent the generation of phase difference between signals reaching an output feeding end, by using a structure wherein the signal propagation distances between an input feeding end and input fingers are equal for all of the input fingers, and the signal propagation distances between an output feeding end and output fingers are equal for all of the output fingers.

CONSTITUTION: An input feeding end 1, input branching parts 11, and input fingers 5 are arranged. The input branching part 11 has a tree structure wherein two branching paths of the same length are formed at the tip part of the input feeding part, two branching paths of the same length are again formed at tip parts of the formed branching paths, and the above is repeated. The input fingers 5 are connected with the final branching paths of the input branching part. An output feeding end 2, output branching parts 12, and output fingers 6 are arranged. The output branching part 12 is formed at the tip part of the output feeding part in the same manner as the input branching part. The output fingers 6 are connected with the final branching paths of the output branching part. Thereby phase difference is not generated between signals which are inputted to the input feeding end 1 and reach the output feeding end 2

through each input fingers 5 and each output fingers 6, so that high frequency characteristics are not deteriorated in the constitution using the above interdigital capacitor.

COPYRIGHT: (C)1991,JPO&Japio



⑫ 公開特許公報(A)

平3-133169

⑮ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)6月6日

H 01 L 27/04

C

7514-5F

審査請求 未請求 請求項の数 1 (全4頁)

⑯ 発明の名称 インターデジタルキャパシター

⑰ 特 願 平1-272244

⑱ 出 願 平1(1989)10月18日

⑲ 発 明 者 長 谷 川 隆 生 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑳ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉑ 代 理 人 弁理士 大西 孝治

明 細 書

1. 発明の名称

インターデジタルキャパシター

2. 特許請求の範囲

(1) 入力給電端と、入力給電端の先端に2つの等長な分岐路を形成し、形成された分岐路の先端に再び等長な分岐路を形成することを所定回数繰り返してえたツリー構造の入力分岐部と、入力分岐部の最終分岐路に接続した入力フィンガーと、出力給電端と、出力給電端の先端に出力分岐部と同様に形成した出力分岐部と、出力分岐部の最終分岐路に接続した出力フィンガーとを具備し、入力フィンガーと出力フィンガーを、交互に、平行で、且つ、対向するように配置したことを特徴とするインターデジタルキャパシター。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は、マイクロ波集積回路等に用いるインターデジタルキャパシターに関する。

<従来の技術>

以下、図面を参照して従来のインターデジタルキャパシターを説明する。第2図は従来のインターデジタルキャパシターの平面図である。

第2図において、1は入力給電端、2は出力給電端、3は入力導入電極、4は出力導入電極、5は入力フィンガー、6は出力フィンガーである。同図に示すように、入力導入電極3の一方の側の中央部分には、入力給電端1が接続されており、他方の側には、複数の入力フィンガー5が接続されている。また、出力導入電極4の一方の側の中央部分には、出力給電端2が接続されており、他方の側には、入力フィンガー5と同数の出力フィンガー6が接続されている。そして、入力フィンガー5は出力フィンガー6とは交互に、平行で、且つ、対向するように配置されている。

<発明が解決しようとする課題>

従来のインターデジタルキャパシターは上記のような構造であるので、入力給電端1と入力フィンガー5との距離は、各入力フィンガー5によ

って異なっており、同様に、出力給電端2 と出力フィンガー6 との距離も、各出力フィンガー6 によって異なっている。

従って、入力給電端1 に供給された信号は、入力給電端1 に最も近い入力フィンガー5 に最も早く到達し、入力フィンガー5 が入力給電端1 から遠ざかるに応じて、入力フィンガー5 への信号の到達は順次時間的に遅延が生じる。同様に、出力側においても、出力給電端2 に最も近い出力フィンガー6 からの信号が最も早く出力給電端2 に到達し、出力フィンガー6 が出力給電端2 から遠ざかるに応じて、出力給電端2 への信号の到達は順次時間的に遅延が生じる。

この結果、入力フィンガー5 から出力フィンガー6 を経由して出力給電端2 に到達した信号同士の間には、それぞれの信号が経由した経路の距離の違いに応じて位相差を生じるので、従来のインターディジタルキャパシターを用いる構成のマイクロ波集積回路の高周波特性が損なわれるという問題が起こっていた。

ガーを、交互に、平行で、且つ、対向するように配置したことを構成の要旨としている。

<作用>

入力給電端に与えられ、各入力フィンガーと各出力フィンガーを經由して出力給電端に到達した信号同士の間には、位相差を生じることがない。従って、このインターディジタルキャパシターを用いる構成のマイクロ波集積回路等の高周波特性は損なわれない。

<実施例>

以下、図面を参照して本発明の一実施例を説明する。第1図は本発明の一実施例のインターディジタルキャパシターの平面図である。従来の技術で説明したものと同等のものには、同一の符号を付して説明する。

本実施例のインターディジタルキャパシターの入力側は、入力給電端1、入力導入電極3、入力フィンガー5、1段目接続配線7、2段目フィンガー8、2段目接続配線9、最終フィンガー10を備えている。

本発明は上記事情に鑑みて創案されたものであって、入力給電端と入力フィンガー間の信号伝播距離が全ての入力フィンガーに対して等しく、また、出力給電端と出力フィンガー間の信号伝播距離も全ての出力フィンガーに対して等しい構造を有し、従って、各フィンガーを經由して出力給電端に到達する信号同士の間位相差が生じないインターディジタルキャパシターを提供することを目的としている。

<課題を解決するための手段>

上記問題を解決するために、本発明のインターディジタルキャパシターは、入力給電端と、入力給電端の先端に2つの等長な分岐路を形成し、形成された分岐路の先端に再び等長な分岐路を形成することを所定回数繰り返してえたツリー構造の入力分岐部と、入力分岐部の最終分岐路に接続した入力フィンガーと、出力給電端と、出力給電端の先端に入力分岐部と同様に形成した出力分岐部と、出力分岐部の最終分岐路に接続した出力フィンガーとを具備し、入力フィンガーと出力フィン

この入力側の構造を詳述すると、入力フィンガー5は、順次、隣り同士2つずつ組み合わせられ、組み合わせられた入力フィンガー5の一端同士が1段目接続配線7で接続されている。1段目接続配線7の中央には、2段目フィンガー8の一端が接続されている。2段目フィンガー8は、順次、隣り同士2つずつ組み合わせられ、組み合わせられた2段目フィンガー8の他端同士が2段目接続配線9で接続されている。2段目接続配線9の中央には、最終フィンガー10の一端が接続されており、最終フィンガー10の他端は、入力導入電極3の両端に接続されている。そして、入力導入電極3の中央に入力給電端1が接続されている。

換言すると、入力給電端1の先端に、2つの等長な分岐路を入力導入電極3と最終フィンガー10とで形成し、この分岐路の先端に、等長な2つの分岐路を2段目接続配線9と2段目フィンガー8とで形成し、更に、この分岐路の先端にも、等長な2つの最終の分岐路を1段目接続配線7で形成し、これら入力導入電極3、最終フィンガー10、2段

目接続配線9、2段目フィンガー8および1段目接続配線7でトーナメント形状、即ち、ツリー構造の入力分岐部11を作り、1段目接続配線7の両端に、それぞれ、一つの入力フィンガー5を接続している。

このインターディジタルキャパシターの入力側は、上記のような構成となっているので、入力給電端1と各入力フィンガー5間の距離は、第1図に示す距離a、b、c、d、eおよびfを合計した距離となり、この距離は全ての入力フィンガー5に対して等しくなる。

このインターディジタルキャパシターの出力側は、第1図に示すように、入力側と同じ構成であって、出力フィンガー6と出力給電端2を有し、出力フィンガー6と出力給電端2とは、1段目接続配線7a、2段目フィンガー8a、2段目接続配線9a、最終フィンガー10aおよび出力導入電極4からなる出力分岐部12を介して接続されている。従って、出力側においても、出力給電端2と各出力フィンガー6間の距離は、全ての出力フィンガー

6に対して等しくなる。

そして、第1図に示すように、入力フィンガー5と出力フィンガー6とは交互に、平行で、且つ、対向するように配置されている。従って、入力給電端1に与えられ、各フィンガーを経由して出力給電端2に到達した信号同士の間には位相差が生じないので、このインターディジタルキャパシターを用いる構成のマイクロ波集積回路の高周波特性が損なわれることはない。

なお、本実施例は入力フィンガー5と出力フィンガー6が、それぞれ、8個の場合について説明したが、これに限らず、入力フィンガー5および出力フィンガー6の数が、それぞれ、2の累乗であればよい。

<発明の効果>

以上説明したように本発明のインターディジタルキャパシターは、入力給電端の先端に2つの等長な分岐路を形成し、形成された分岐路の先端に再び等長な分岐路を形成することを所定回数繰り返してえたツリー構造の入力分岐部の最終分岐路

に入力フィンガーを接続し、出力給電端の先端に入力分岐部と同様に形成した出力分岐部の最終分岐路に出力フィンガーを接続している。そして、入力フィンガーと出力フィンガーを、交互に、平行で、且つ、対向するように配置している。従って、本発明のインターディジタルキャパシターは、入力給電端と入力フィンガー間の信号伝播距離がどの入力フィンガーでも等しく、また、出力給電端と出力フィンガー間の信号伝播距離もどの出力フィンガーでも等しいので、入力給電端に与えられ、各フィンガーを経由して出力給電端に到達した信号同士の間には位相差が生じない。従って、本発明のインターディジタルキャパシターを使用したマイクロ波集積回路等では高周波特性が損なわれることがない。

4. 図面の簡単な説明

第1図は本発明の一実施例のインターディジタルキャパシターの平面図である。第2図は従来のインターディジタルキャパシターの平面図である。

1・・・入力給電端、2・・・出力給電端、3

・・・入力導入電極、4・・・出力導入電極、5
・・・入力フィンガー、6・・・出力フィンガー、
7、7a・・・1段目接続配線、8、8a・・・2段
目フィンガー、9、9a・・・2段目接続配線、10、
10a・・・最終フィンガー、11・・・入力分岐部、
12・・・出力分岐部。

特許出願人 シャープ株式会社

代理人 弁理士 大 西 孝 治

